

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: **Moo Jin LEE**

GAU: TBA

SERIAL NO: **New Application**

EXAMINER: TBA

FILED: **June 28, 2001**

FOR: **LIQUID CRYSTAL DISPLAY DEVICE AND DRIVING METHOD THEREOF**

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-51886	09/02/2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP


Kenneth D. Springer
Registration No. 39,843

Date: June 28, 2001

Sixth Floor
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298
79990.1



대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 51886 호
Application Number

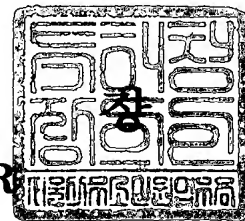
출원년월일 : 2000년 09월 02일
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)

2000 년 12 월 30 일

특 허 청

COMMISSIONER



【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0002
【제출일자】 2000.09.02
【발명의 명칭】 액정표시장치 및 그의 구동방법
【발명의 영문명칭】 Liquid Crystal Display Device And Method Of Driving Th Same
【출원인】
【명칭】 엘지 필립스 엘시디 주식회사
【출원인코드】 1-1998-101865-5
【대리인】
【성명】 김영호
【대리인코드】 9-1998-000083-1
【포괄위임등록번호】 1999-001050-4
【발명자】
【성명의 국문표기】 이무진
【성명의 영문표기】 LEE,Moo Jin
【주민등록번호】 700612-1676717
【우편번호】 702-240
【주소】 대구광역시 북구 관음동 1370번지 한양수정아파트 211-801
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 6 면 6,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 6 항 301,000 원
【합계】 336,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 액정표시장치의 구동시에 있어서, 외부에서 인가되는 주파수 변화에 따라 박막트랜지스터의 충전율의 변화를 보상하여 화질을 개선하기 위한 액정표시장치 및 그의 구동방법을 제공함에 있다.

본 발명은 호스트 시스템에서 인가되는 제어신호 및 구동전압에 의해 구동되는 박막트랜지스터가 형성된 액정패널을 구비하는 액정표시장치에 있어서, 상기 호스트 시스템으로부터 전송되는 상기 제어신호가 입력되는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러의 입력단과 출력단중 어느 하나에 접속되어 전송되는 상기 제어신호를 검출하기 위한 상기 주파수 검출부와; 상기 주파수 검출부에서 검출된 제어신호에 대응하여 최적의 상기 박막트랜지스터의 충전기간을 확보하기 위해 상기 구동전압을 보상하기 위한 보상전압을 설정하기 위한 보상전압 설정부와; 상기 보상전압 설정부에 의해 설정된 보상전압을 생성하여 상기 액정패널로 전송하기 위한 디지털/디지털 변화기를 구비한다.

본 발명은 액정표시장치의 구동시에 있어서, 외부에서 인가되는 주파수 변동에 따라 변하는 최적의 공통전압 및 게이트 하이전압을 설정하여 보상함으로써, 주파수 변동과는 무관하게 일정한 화질을 유지 할 수 있다.

【대표도】**도 3**

【명세서】

【발명의 명칭】

액정표시장치 및 그의 구동방법{Liquid Crystal Display Device And Method Of Driving The Same}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치의 블록구성도.

도 2는 도 1에 도시된 박막트랜지스터로 인가되는 게이트 하이전압과 공통전압을 시간에 따라 그 변화량을 도시한 도면이다.

도 3은 본 발명의 제1 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 4는 본 발명의 제2 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 5는 도 3 및 도 4에 도시한 액정표시장치의 구동회로에 의해 박막트랜지스터 충전보상을 설명하기 위한 도면이다.

도 6은 본 발명의 제3 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 7은 본 발명의 제4 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 8은 도 6 및 도 7에 도시한 액정표시장치의 구동회로에 의해 박막트랜지스터 충전보상을 설명하기 위한 도면이다.

도 9은 본 발명의 제5 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 10은 본 발명의 제6 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다.

도 11은 도 9 및 도 10에 도시한 액정표시장치의 구동회로에 의해 박막트랜지스터 충전보상을 설명하기 위한 도면이다.

가략한 회로 구성

< 도면의 주요 부분에 대한 부호의 설명 >

부호의 설명

10 : 인터페이스부

12 : 타이밍컨트롤러

14, 34, 38, 42 : 전압 변환기

18 : 데이터드라이버

20 : 게이트드라이버

22 : 액정패널

30 : 주파수검출부

32, 36, 40 : 보상전압 설정부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<17> 본 발명은 액정표시장치 및 그의 구동방법에 관한 것으로서, 특히 액정표시장치의 구동시에 있어서, 외부에서 인가되는 주파수 변화에 따라 박막트랜지스터의 충전율의 변

화를 보상하여 화질의 개선하기 위한 액정표시장치 및 그의 구동방법을 제공함에 있다.

<18> 일반적으로 액정표시장치는 집적되는 화소 수에 대응하는 고유의 해상도를 가지고 있으며, 액정표시장치의 크기가 커질수록 그 해상도는 높아진다. 또한 고품질의 화상을 디스플레이하기 위해서, 액정표시장치의 메이커들은 동일사이즈의 액정표시장치간에도 액정패널내의 화소 집적률을 높여서 해상도를 달리하고 있다.

<19> 액정표시장치를 포함하여 퍼스널 컴퓨터등의 환경하에서 상술한 영상신호 및 제어 신호들의 표준은 해상도와 더불어 1989년 2월에 VESA(Video Electronics Standard Association)에서 설정하였다.

<20> 현재 디스플레이 산업에서 상업용으로 주로 사용되는 디스플레이의 표준규격들은 대체로, Dos Mode(640 X 350, 640 X 400, 720 X 400), VGA(640 X 480), SVGA(800 X 600), XGA(1024 X 768), SXGA(1280 X 1024), UXGA(1600 X 1200)들을 나타내고 있다.

<21> 액정표시장치는 배열된 픽셀수에 의해서 그 해상도가 고정되어 있어서, 시스템으로부터 액정패널의 해상도와 일치하는 영상신호 및 그 제어신호들을 요구하였다. 따라서 시스템에서는 다양한 표시규격에 대응하는 영상신호 및 제어신호들을 스케일러 칩등을 사용하여 액정표시장치의 해상도 및 표시규격에 맞는 영상신호 및 제어신호들로 변환하여 액정표시장치로 공급하였다.

<22> 도 1은 일반적인 액정표시장치의 블록구성도이다.

<23> 도 1을 참조하면, 먼저 인터페이스(10)는 퍼스널 컴퓨터등과 같은 구동시스템으로부터 입력되는 데이터(RGB Data) 및 제어신호(예를 들면 입력클럭, 수평동기신호, 수직 동기신호, 데이터 인에이블신호)들을 입력받아 타이밍 컨트롤러(12)로 공급한다. 주로

상기 구동시스템과의 데이터 및 제어신호전송을 위해서 LVDS(Low Voltage Differential Signal) 인터페이스와 TTL 인터페이스 등이 사용되고 있다. 또한, 이러한 인터페이스 기능을 모아서 타이밍컨트롤러(12)와 함께 단일 칩(Chip)으로 집적시켜 사용하고도 있다.

<24> 타이밍 컨트롤러(12)는 상기 인터페이스부(10)를 통해 입력되는 제어신호를 이용하여 도시되지 않은 복수개의 드라이브 IC들로 구성된 데이터 드라이버(18)와, 도시되지 않은 복수개의 게이트 드라이브 IC들로 구성된 게이트 드라이버(20)를 구동하기 위한 제어신호를 생성한다. 또한, 인터페이스부(10)로부터 입력되는 데이터들은 데이터 드라이버(18)로 전송된다.

<25> 데이터 드라이버(18)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 대응하여 입력 데이터에 따라 기준전압들을 선택하여 아날로그 영상신호로 변환하여 액정패널(22)로 공급한다.

<26> 게이트 드라이버(20)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 대응하여 액정패널(22)상에 배열된 박막트랜지스터(Thin Film Transister : 'TFT')들의 게이트 단자를 1라인씩 온/오프(on/off) 제어하며, 상기 데이터 드라이버(18)로부터 공급되는 아날로그 영상신호들이 각 박막트랜지스터들에 접속된 각 픽셀들로 인가되도록 한다.

<27> DC/DC 변환기(14)는 게이트 드라이버(20)로 액정패널(22)내의 박막트랜지스터를 구동하기 위한 게이트 하이전압(V_{gh})을 공급하고 액정패널(22)의 공통전극 전압(V_{com})을 생성하여 공급한다. 또한, 패널의 투과율-전압 특성을 기준으로 생산자에 의해서 상기 기준전압들이 설정된다.

<28> 그러나, 액정표시장치에서도 VGA에서 UXGA까지의 다양한 디스플레이 포맷이 사용되고 있다. 다양한 디스플레이 포맷에 따라 타이밍 컨트롤러에 입력되는 신호들이 다르다. 즉, 해상도에 의해 설정되는 다양한 디스플레이 포맷에 따라 인터페이스로 입력되는 메인 클럭(Main clock) 이나 프레임 주파수(Frame frequency)가 다르다. 이에 따라 액정패널내에 형성된 박막트랜지스터 충전특성이 달라지게 된다. 이로 인해, 플리커(Flicker) 및 그레이 스케일(Gray scale) 특성 등이 달라져서 화질이 변동된다.

<29> 이를 일례를 들어 설명하면, 도 2와 같다.

<30> 만약, 박막트랜지스터로 인가되는 게이트 하이전압(V_{gh})이 18V로 일정함과 아울러 공통전압(V_{com})이 5V로 일정하고, 프레임 주파수가 50Hz 에서 60Hz로 변경될 경우, 도 2와 같이 박막트랜지스터의 충전 타이밍(T)은 $22\mu s$ (T_1)에서 $18\mu s$ (T_2)로 감소하게 됨과 아울러 게이트 전압폭(G_w)이 G_{w1} 에서 G_{w2} 로 감소하게 된다. 이에 따라, 박막트랜지스터에 입력되는 데이터펄스(D)가 포화 상태에 도달하지 못하고 방전을 하게 된다. 이로 인해, 박막트랜지스터가 충분히 충전을 하지 못하여 충전율이 감소하게 됨과 아울러 화질의 변화가 발생하게 된다.

<31> 이와 같이, 종래 기술에 따른 액정표시장치는 해상도에 의해 설정되는 다양한 디스플레이 포맷에 따라 메인 클럭(Main clock) 이나 프레임 주파수(Frame frequency)가 다르게 입력되더라도 이와 무관하게 DC/DC 변환부에서 일정한 게이트 하이전압(V_{gh}) 및 공통전극 전압(V_{com})을 액정패널내에 형성된 박막트랜지스터로 인가한다. 이로 인해, 박막트랜지스터의 충전율이 변화됨과 아울러 플리커등이 발생하게 되어 화질의 저하를 유발하게 된다.

【발명이 이루고자 하는 기술적 과제】

<32> 따라서, 본 발명의 목적은 액정표시장치의 구동시에 있어서, 외부에서 인가되는 주파수 변화에 따라 박막트랜지스터의 충전율의 변화를 보상하여 화질을 개선하기 위한 액정표시장치 및 그의 구동방법을 제공함에 있다.

【발명의 구성 및 작용】

<33> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 호스트 시스템에서 인가되는 제어신호 및 구동전압에 의해 구동되는 박막트랜지스터가 형성된 액정패널을 구비하는 액정표시장치에 있어서, 상기 호스트 시스템으로부터 전송되는 상기 제어신호가 입력되는 타이밍 컨트롤러와; 상기 타이밍 컨트롤러의 입력단과 출력단중 어느 하나에 접속되어 전송되는 상기 제어신호를 검출하기 위한 상기 주파수 검출부와; 상기 주파수 검출부에서 검출된 제어신호에 대응하여 최적의 상기 박막트랜지스터의 충전기간을 확보하기 위해 상기 구동전압을 보상하기 위한 보상전압을 설정하기 위한 보상전압 설정부와; 상기 보상전압 설정부에 의해 설정된 보상전압을 생성하여 상기 액정패널로 전송하기 위한 디지털/디지털 변화기를 구비한다.

<34> 본 발명의 실시예에 따른 액정표시장치의 구동방법은 호스트 시스템에서 인가되는 제어신호 및 구동전압에 의해 구동되는 박막트랜지스터가 형성된 액정패널을 구비하는 액정표시장치의 제어방법에 있어서, 상기 호스트 시스템으로부터 상기 제어신호가 전송되는 타이밍 컨트롤러의 입력단과 출력단중 어느 하나에서 상기 제어신호를 검출하는 단계와; 상기 검출된 제어신호에 대응하여 최적의 상기 박막트랜지스터의 충전기간을 확보

하기 위해 상기 구동전압을 보상하기 위한 보상전압을 설정하는 단계와; 상기 설정된 보상전압을 생성하여 상기 액정패널로 전송하는 단계를 포함한다.

<35> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<36> 이하, 도 3 내지 도 11을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

<37> 도 3은 본 발명의 제1 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 단지, 도 1에 도시된 액정표시장치의 구동회로 중 인터페이스부, 타이밍 컨트롤러, 디지털/디지털 변환기 및 액정패널만을 도시하였다. 또한, 다른 구동회로들은 도 1에 도시된 도면부호와 동일하게 사용한다.

<38> 도 3을 참조하면, 먼저 본 발명의 제1 실시예에 따른 액정표시장치는 퍼스널 컴퓨터등과 같은 구동시스템으로부터 입력되는 데이터(RGB Data) 및 제어신호(예를 들면 입력클럭, 수평동기신호, 수직동기신호, 데이터 인에이블신호)들을 입력받아 전송하기 위한 인터페이스부(10)와, 상기 인터페이스부(10)를 통해 입력되는 제어신호를 이용하여 복수개의 드라이브 IC(도시하지 않음)들로 구성된 데이터 드라이버(18) 및 복수개의 게이트 드라이브 IC(도시하지 않음)들로 구성된 게이트 드라이버(20)를 구동하기 위한 제어신호를 생성하기 위한 타이밍 컨트롤러(12)와, 상기 타이밍 컨트롤러(12)의 출력단으로 출력되는 제어신호중 주파수를 검출하기 위한 주파수 검출부(30)와, 상기 주파수 검출부(30)에서 검출된 주파수를 검색/비교하여 그에 따른 보상전압을 설정하기 위한 제어신호를 발생하는 보상전압 설정부(32)와, 상기 인터페이스부(10)로부터 전송된

기준전압(Vin)을 보상전압 설정부(32)로부터 전송된 제어신호를 이용하여 소정의 게이트 하이전압(Vgh)을 생성하여 게이트 드라이버(20)로 전송하기 위한 디지털/디지털 변환기(34)와, 상기 게이트 드라이버(20) 및 데이터 드라이버(18)에서 전송된 게이트 하이전압(Vgh) 및 데이터신호에 의해 구동되는 액정패널(22)을 구비한다.

<39> 상기 주파수 검출부(30)는 타이밍 컨트롤러(12)에서 출력된 제어신호(예를 들면, 수직동기신호, 데이터신호)를 타이밍 컨트롤러(12)의 출력 전송라인으로부터 전송받아 보상전압 설정부(32)로 전송한다.

<40> 상기 보상전압 설정부(32)는 주파수 검출부(30)로부터 전송된 제어신호를 검색함과 아울러 검색된 제어신호와 대응되어 액정패널(22)내에 형성된 박막트랜지스터가 충분히 구동될 수 있도록 하기 위해 게이트 하이전압(Vgh)의 보상전압을 설정하기 위한 제어신호를 생성하여 디지털/디지털 변환기(34)로 전송한다.

<41> 상기 디지털/디지털 변환기(34)는 인터페이스부(10)로부터 전송된 기준전압(Vin)을 보상전압 설정부(32)에서 전송된 제어신호에 의해 높이거나 낮추어 박막트랜지스터가 충분히 구동되도록 보상전압을 생성하여 액정패널(22)로 전송한다.

<42> 도 4는 본 발명의 제2 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 여기서는, 도 3에 도시된 액정표시장치의 구동회로와 동일한 구동특성을 보인다. 단지, 주파수 검출부가 타이밍 컨트롤러의 출력단으로부터 제어신호를 검출하는 것이 아니라 타이밍 컨트롤러로 입력되는 제어신호를 타이밍 컨트롤러의 입력단에서 검출한다.

<43> 도 4에 도시된 본 발명의 제2 실시예에 따른 액정표시장치의 구동회로는 도 3에 도

시된 액정표시장치의 구동회로와 동일한 구동특성을 보임으로 설명은 생략하기로 한다.

<44> 도 3 및 도 4에서 도시된 액정표시장치의 구동회로의 구동특성을 도 2에 도시된 일례를 결부하여 설명하면, 다음과 같다.

<45> 도 2에서와 같이, 만약 박막트랜지스터가 게이트 하이전압(V_{gh})이 18V, 공통전압(V_{com})이 5V, 프레임 주파수가 50Hz와 같이 최적의 충전특성이 되도록 설정된 액정패널에 입력되는 프레임 주파수가 60Hz로 변경되었을 경우, 박막트랜지스터의 충전 타이밍(T)은 $22\mu s$ (T_1)에서 $18\mu s$ (T_2)로 감소하게 됨과 아울러 게이트 전압폭(G_w)이 G_{w1} 에서 G_{w2} 로 감소하게 된다. 이에 따라, 박막트랜지스터가 충분히 충전할 수 있는 시간이 줄어들게 된다.

<46> 이를 해결하기 위해, 도 3 및 도 4에서와 같이 주파수 검출부(30)는 타이밍 컨트롤러(12)로 입력 또는 출력되는 제어신호를 검출함과 아울러 검출된 제어신호를 보상전압 설정부(32)로 전송한다. 보상전압 설정부(32)는 도 5와 같이 박막트랜지스터가 최적의 충전율을 보일 수 있도록 하기 위해 적당한 보상전압을 설정한다. 여기서는 게이트 하이전압(V_{gh})을 20V로 상승시킴으로써 박막트랜지스터의 충전율을 보상한다. 즉, 게이트 하이전압(V_{gh})을 높여 충전구간(Ct_2)을 길게한다. 이렇게 함으로써, 박막트랜지스터의 충전구간(Ct_2)이 충분히 길어짐으로 최적의 충전율 보이게 된다.

<47> 도 6은 본 발명의 제3 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 또한, 도 3에서 도시된 액정표시장치의 구동회로와 동일한 구성도를 보인다. 단지, 보상전압 설정부에서는 공통전압(V_{com})을 보상해주기 위한 보상전압이 설정되고 디지털/디지털 변환기에서는 보상전압 설정부에서 설정된 보상전압을 생성하여 액정패널로 인가해준다. 여기서는 도 3과 다르게 설정된 보상전압 설정부와 디지털/디지털

털 변환기에 관해서만 설명하기로 한다.

<48> 도 6에 도시된 바와 같이, 보상전압 설정부(36)는 주파수 검출부(30)로부터 전송된 제어신호를 검색함과 아울러 검색된 제어신호와 대응되어 액정패널(22)내에 형성된 박막트랜지스터가 충분히 구동될 수 있도록 하기 위해 공통전압(V_{com})의 보상전압을 설정하기 위한 제어신호를 생성하여 디지털/디지털 변환기(38)로 전송한다.

<49> 상기 디지털/디지털 변환기(38)는 인터페이스부(10)로부터 전송된 기준전압(V_{in})을 보상전압 설정부(36)에서 전송된 제어신호에 의해 높이거나 낮추어 박막트랜지스터가 충분히 구동되도록 보상전압을 생성하여 액정패널(22)로 전송한다.

<50> 도 7은 본 발명의 제4 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 여기서는, 도 6에 도시된 액정표시장치의 구동회로와 동일한 구동특성을 갖는다. 단지, 주파수 검출부가 타이밍 컨트롤러의 출력단으로부터 제어신호를 검출하는 것이 아니라 타이밍 컨트롤러로 입력되는 제어신호를 타이밍 컨트롤러의 입력단에서 검출한다.

<51> 도 7에 도시된 본 발명의 제4 실시예에 따른 액정표시장치의 구동회로는 도 6에 도시된 액정표시장치의 구동회로와 동일한 구동특성을 보임으로 설명은 생략하기로 한다.

<52> 도 6 및 도 7에서 도시된 액정표시장치의 구동회로의 구동특성을 도 2에 도시된 일례를 결부하여 설명하면, 다음과 같다.

<53> 도 2에서와 같이, 만약 박막트랜지스터가 게이트 하이전압(V_{gh})이 18V, 공통전압(V_{com})이 5V, 프레임 주파수가 50Hz와 같이 최적의 충전특성이 되도록 설정된 액정패널에 입력되는 프레임 주파수가 60Hz로 변경되었을 경우, 박막트랜지스터의 충전 타이밍

(T)은 $22\mu s$ (T1)에서 $18\mu s$ (T2)로 감소하게 됨과 아울러 게이트 전압폭(Gw)이 Gw1에서 Gw2로 감소하게 된다. 이에 따라, 박막트랜지스터가 충분히 충전할 수 있는 시간이 줄어들게 된다.

<54> 이를 해결하기 위해, 도 6 및 도 7에서와 같이 주파수 검출부(30)는 타이밍 컨트롤러(12)로 입력 또는 출력되는 제어신호를 검출함과 아울러 검출된 제어신호를 보상전압 설정부(36)로 전송한다. 보상전압 설정부(36)는 도 8과 같이 박막트랜지스터가 최적의 충전율을 보일 수 있도록 하기 위해 적당한 보상전압을 설정한다. 여기서는 공통전압(Vcom)을 3V로 하강시킴으로써 박막트랜지스터의 충전율을 보상한다. 즉, 공통전압(Vcom)을 낮추어 충전구간(Ct3)을 길게한다. 이렇게 함으로써, 박막트랜지스터의 충전구간(Ct3)이 충분히 길어짐으로 최적의 충전율을 보이게 된다.

<55> 도 9은 본 발명의 제5 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 또한, 도 3 및 도 6에서 도시된 액정표시장치의 구동회로와 동일한 구성도를 보인다. 단지, 보상전압 설정부에서는 게이트 하이전압(Vgh) 및 공통전압(Vcom)을 보상해주기 위한 보상전압이 설정되고 디지털/디지털 변환기에서는 보상전압 설정부에서 설정된 보상전압을 생성하여 액정패널로 인가해준다. 여기서는 도 3 및 도 6과 다르게 설정된 보상전압 설정부의 디지털/디지털 변환기에 관해서만 설명하기로 한다.

<56> 도 9에 도시된 바와 같이, 보상전압 설정부(40)는 주파수 검출부(30)로부터 전송된 제어신호를 검색함과 아울러 검색된 제어신호와 대응되어 액정패널(22)내에 형성된 박막트랜지스터가 충분히 구동될 수 있도록 하기 위해 게이트 하이전압(Vgh) 및 공통전압(Vcom)의 보상전압을 설정하기 위한 제어신호를 생성하여 디지털/디지털 변환기(42)로 전송한다.

- <57> 상기 디지털/디지털 변환기(42)는 인터페이스부(10)로부터 전송된 기준전압(Vin)을 보상전압 설정부(40)에서 전송된 제어신호에 의해 높이거나 낮추어 박막트랜지스터가 충분히 구동되도록 보상전압을 생성하여 액정패널(22)로 전송한다.
- <58> 도 10은 본 발명의 제6 실시예에 따른 액정표시장치의 구동회로를 간략하게 도시한 구성도이다. 여기서는, 도 9에 도시된 액정표시장치의 구동회로와 동일한 구동특성을 보인다. 단지, 주파수 검출부가 타이밍 컨트롤러의 출력단으로부터 제어신호를 검출하는 것이 아니라 타이밍 컨트롤러로 입력되는 제어신호를 타이밍 컨트롤러의 입력단에서 검출한다.
- <59> 도 10에 도시된 본 발명의 제6 실시예에 따른 액정표시장치의 구동회로는 도 9에 도시된 액정표시장치의 구동회로와 동일한 구동특성을 보임으로 설명은 생략하기로 한다.
- <60> 도 9 및 도 10에서 도시된 액정표시장치의 구동회로의 구동특성을 도 2에 도시된 일례를 결부하여 설명하면, 다음과 같다.
- <61> 도 2에서와 같이, 만약 박막트랜지스터가 게이트 하이전압(Vgh)이 18V, 공통전압(Vcom)이 5V, 프레임 주파수가 50Hz와 같이 최적의 충전특성이 되도록 설정된 액정패널에 입력되는 프레임 주파수가 60Hz로 변경되었을 경우, 박막트랜지스터의 충전 타이밍(T)은 $22\mu s(T1)$ 에서 $18\mu s(T2)$ 로 감소하게 됨과 아울러 게이트 전압폭(Gw)이 Gw1에서 Gw2로 감소하게 된다. 이에 따라, 박막트랜지스터가 충분히 충전할 수 있는 시간이 줄어들게 된다.
- <62> 이를 해결하기 위해, 도 9 및 도 10에서와 같이 주파수 검출부(30)는 타이밍 컨트롤러

롤러(12)로 입력 또는 출력되는 제어신호를 검출함과 아울러 검출된 제어신호를 보상전압 설정부(40)로 전송한다. 보상전압 설정부(40)는 도 11과 같이 박막트랜지스터가 최적의 충전율을 보일 수 있도록 하기 위해 적당한 보상전압을 설정한다. 여기서는 게이트 하이전압(V_{gh})을 19V로 하고 공통전압(V_{com})을 3V로 동시에 재설정함으로써 박막트랜지스터의 충전율을 보상한다. 즉, 게이트 하이전압(V_{gh})을 상승시키고 공통전압(V_{com})을 하강시켜 충전구간($Ct4$)을 길게한다. 이렇게 함으로써, 박막트랜지스터의 충전구간($Ct4$)이 충분히 길어짐으로 최적의 충전율을 보이게 된다.

<63> 본 발명은 액정패널로 입력되는 프레임 주파수 및 데이터 클럭의 변동에 따라 변하는 박막트랜지스터의 충전율을 보상하기 위해 타이밍 컨트롤러의 입력단 또는 출력단에서 주파수를 검출하기 위한 주파수 검출부와, 주파수 검출부에 검출된 주파수를 이용하여 게이트 하이전압(V_{gh}) 및 공통전압(V_{com})을 조정하기 위한 보상전압 설정부와, 보상전압 설정부에 의해 게이트 하이전압(V_{gh}) 및 공통전압(V_{com})을 보상하기 위한 보상전압을 생성하여 액정패널내에 형성된 박막트랜지스터에 인가함으로써, 박막트랜지스터의 충전율을 일정하게 유지하게 한다.

【발명의 효과】

<64> 상술한 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 액정표시장치의 구동에 있어서, 외부에서 인가되는 주파수 변동에 따라 변하는 최적의 공통전압 및 게이트 하이전압을 설정하여 보상함으로써, 주파수 변동에 무관하게 일정한 화질을 유지할 수 있다.

<65> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도 1

도 2

【특허청구범위】**【청구항 1】**

호스트 시스템에서 인가되는 제어신호 및 구동전압에 의해 구동되는 박막트랜지스터가 형성된 액정패널을 구비하는 액정표시장치에 있어서,

상기 호스트 시스템으로부터 전송되는 상기 제어신호가 입력되는 타이밍 컨트롤러와;

상기 타이밍 컨트롤러의 입력단과 출력단중 어느 하나에 접속되어 전송되는 상기 제어신호를 검출하기 위한 상기 주파수 검출부와;

상기 주파수 검출부에서 검출된 제어신호에 대응하여 최적의 상기 박막트랜지스터의 충전기간을 확보하기 위해 상기 구동전압을 보상하기 위한 보상전압을 설정하기 위한 보상전압 설정부와;

상기 보상전압 설정부에 의해 설정된 보상전압을 생성하여 상기 액정패널로 전송하기 위한 디지털/디지털 변환기를 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 2】

제 1 항에 있어서,

상기 보상전압 설정부 및 디지털/디지털 변환기에서 보상되는 보상전압은 상기 박막트랜지스터의 게이트 하이전압이거나 공통전압중 어느 하나인 것을 특징으로 하는 액정표시장치.

【청구항 3】

제 1 항에 있어서,

상기 보상전압 설정부 및 디지털/디지털 변환기에서 보상되는 보상전압은 상기 박막트랜지스터의 게이트 하이전압 및 공통전압인 것을 특징으로 하는 액정표시장치.

【청구항 4】

호스트 시스템에서 인가되는 제어신호 및 구동전압에 의해 구동되는 박막트랜지스터가 형성된 액정패널을 구비하는 액정표시장치의 제어방법에 있어서,

상기 호스트 시스템으로부터 상기 제어신호가 전송되는 타이밍 컨트롤러의 입력단과 출력단중 어느 하나에서 상기 제어신호를 검출하는 단계와;

상기 검출된 제어신호 대응하여 최적의 상기 박막트랜지스터의 충전기간을 확보하기 위해 상기 구동전압을 보상하기 위한 보상전압을 설정하는 단계와;

상기 설정된 보상전압을 생성하여 상기 액정패널로 전송하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제어방법.

【청구항 5】

제 4 항에 있어서,

상기 보상전압 설정부 및 디지털/디지털 변환기에서 보상되는 보상전압은 상기 박막트랜지스터의 게이트 하이전압이거나 공통전압중 어느 하나인 것을 특징으로 하는 액정표시장치의 제어방법.

【청구항 6】

제 3 항에 있어서,

상기 보상전압 설정부 및 디지털/디지털 변환기에서 보상되는 보상전압은 상기 박막트랜지스터의 게이트 하이전압 및 공통전압인 것을 특징으로 하는 액정표시장치의 제

1020000051886

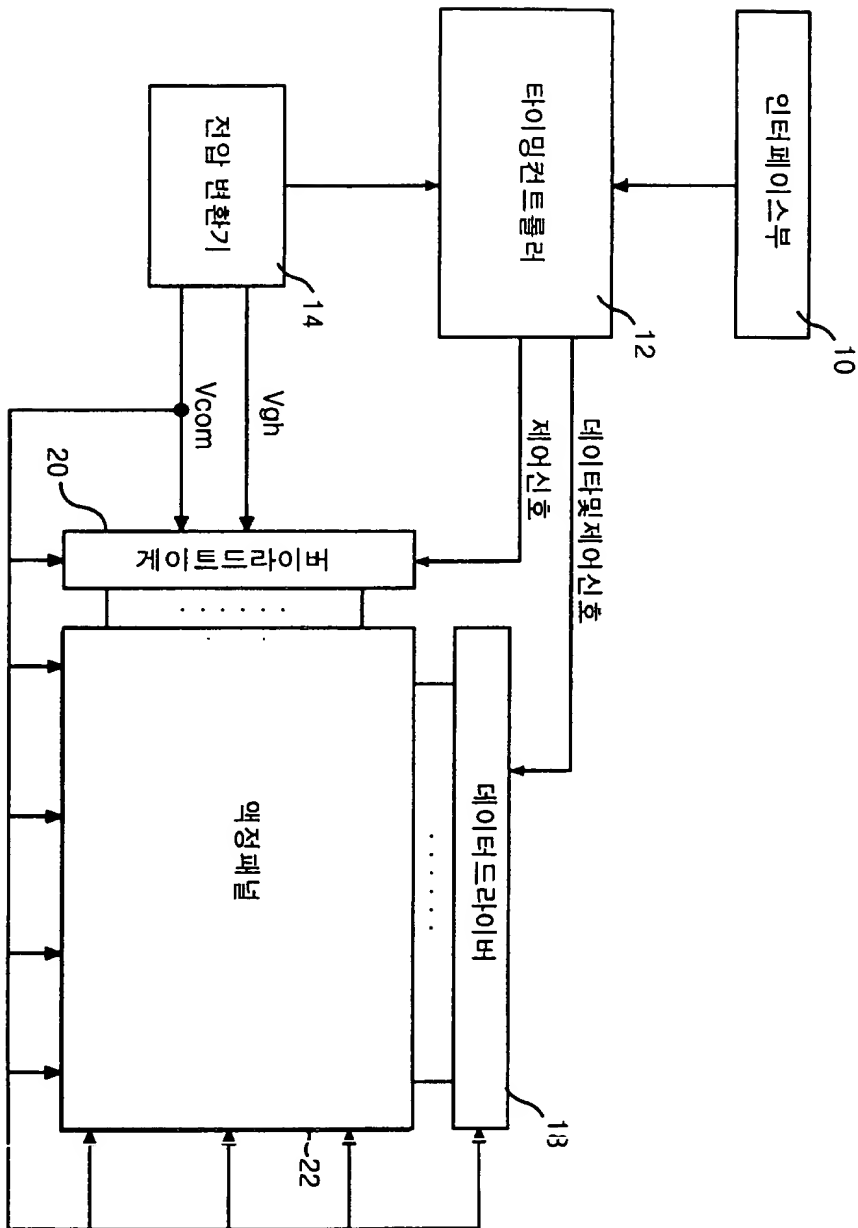
2001/1/

어방법.

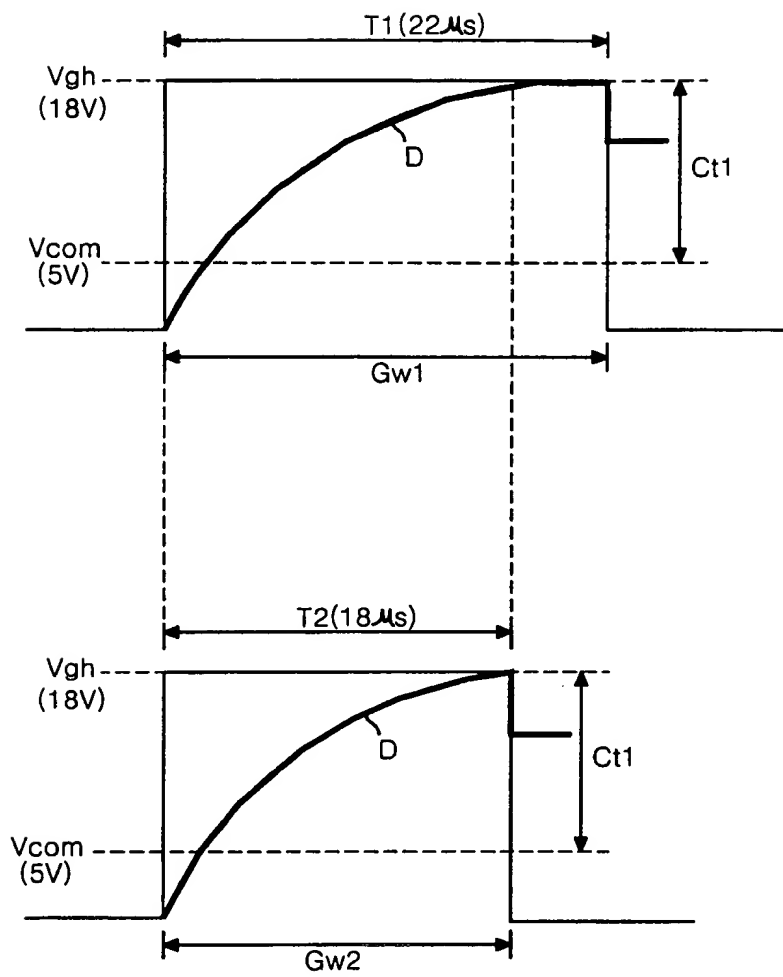
를 포함하는 수를

【도면】

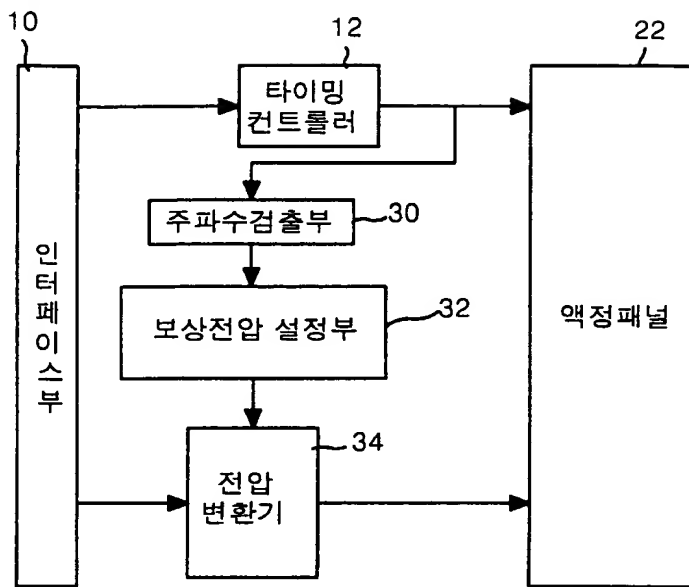
【도 1】



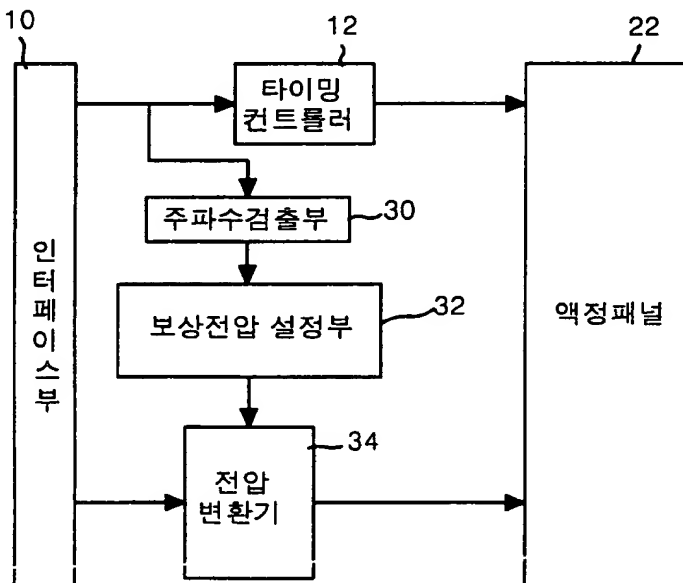
【도 2】



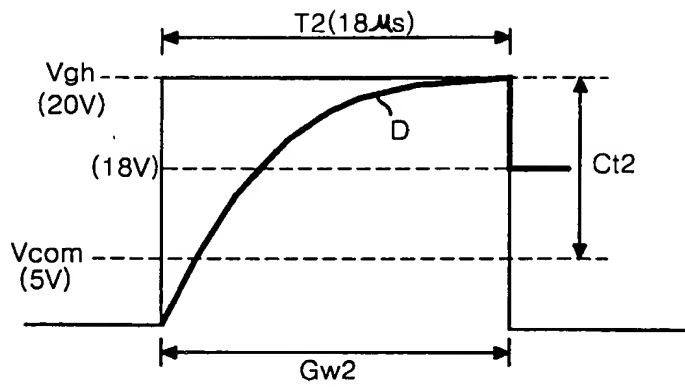
【도 3】



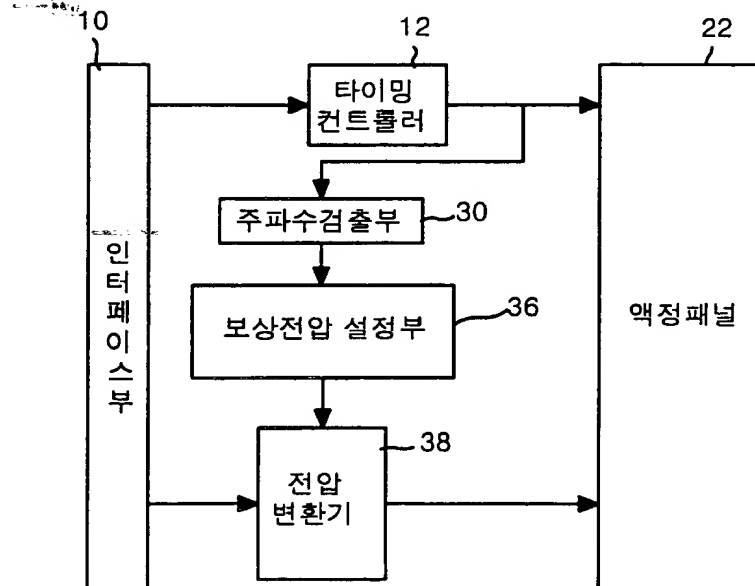
【도 4】



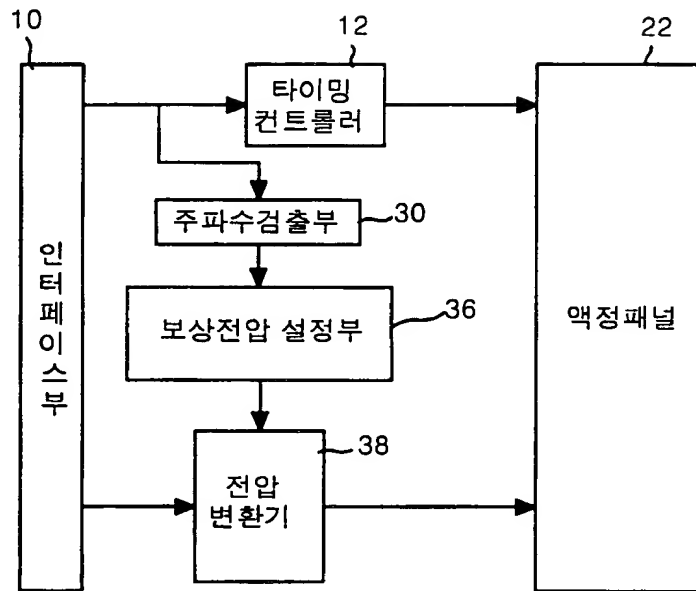
【도 5】



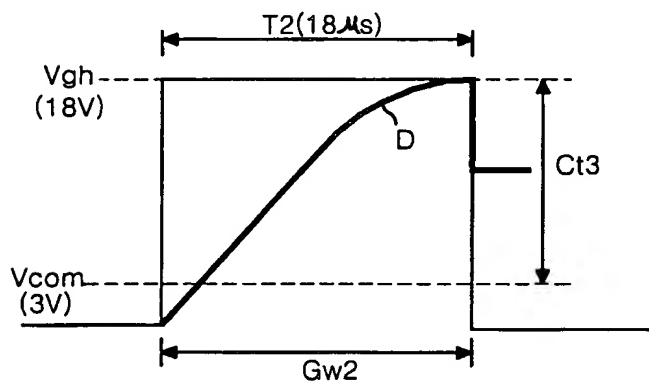
【도 6】



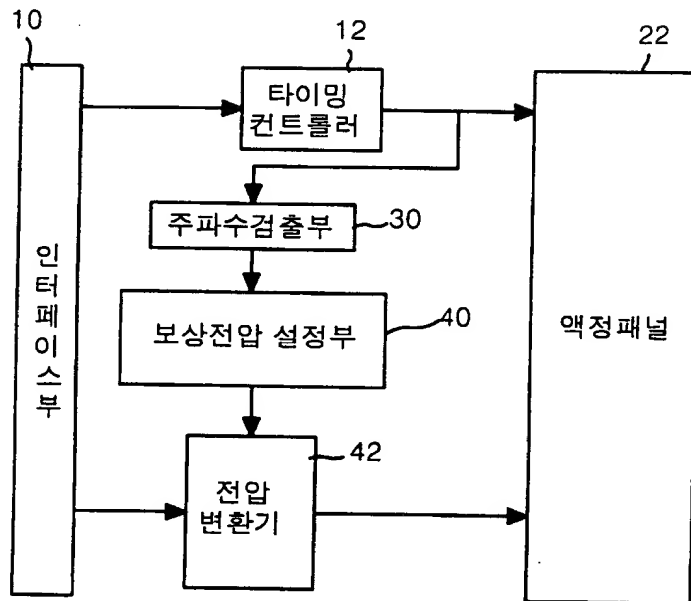
【도 7】



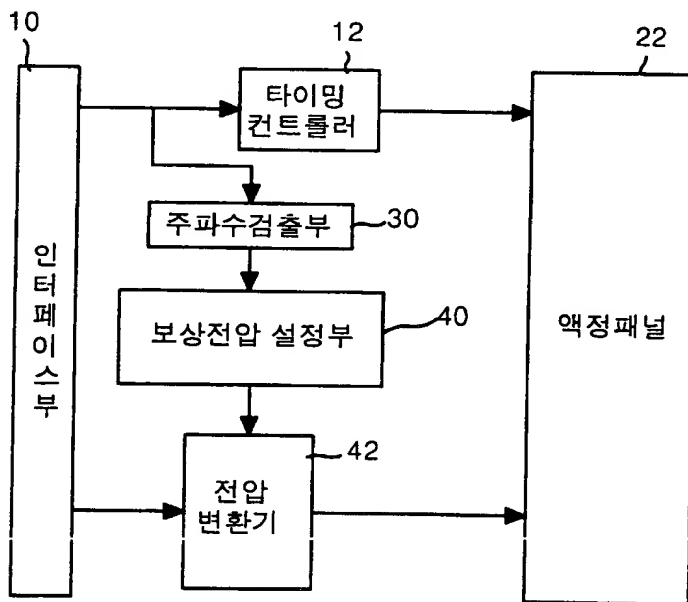
【도 8】



【도 9】



【도 10】



【도 11】

